

Detlef Bornschein

Embedded Systems Ingenieur

Embedded Systems Ingenieur (M.Sc. Elektrotechnik, TU Dresden) mit 11 Jahren Erfahrung in sicherheitskritischer Firmware bei ZF Friedrichshafen und Bosch. Schwerpunkte: AUTOSAR Classic auf Aurix TC3xx, model-based Design in Simulink mit Embedded Coder und ISO 26262 ASIL-D. IEC 61508 SIL3 Functional Safety Engineer.

✉ detlef.bornschein@example.de
☎ +49 351 7426 9180
📍 Dresden, Deutschland
🌐 [linkedin.com/in/detlefbornschein](#)
📄 [github.com/dbornschein](#)

Berufserfahrung

Senior Embedded Systems Ingenieur

ZF Friedrichshafen AG • Friedrichshafen, Deutschland • 11/2019 - heute
Senior-Firmware-Entwickler für ProAI Domain-Controller (Mobileye EyeQ6 / Nvidia DRIVE Thor)

- Architektur und Implementierung der ASIL-D Safety-Software für eATS-Inverter mit AUTOSAR Classic und Aurix TC4xx, 16-Core, 600 MHz
- Closing von 14 Sicherheitsanforderungen aus FSC-Konzept mit Modellbasierter Codegenerierung (Simulink Embedded Coder)
- Aufbau eines HIL-Tests in dSpace SCALEXIO mit 380 Testfällen, 96% Coverage gemäß MC/DC erreicht
- Bring-up auf zwei Hardware-Revisionen ohne Schlupf in Software-Release, SOP-Termin gehalten
- Mentoring von 4 Junior-Firmware-Entwicklern, davon 2 inzwischen mit Modul-Verantwortung

Embedded Software Ingenieur

Robert Bosch GmbH • Schwieberdingen, Deutschland • 07/2014 - 10/2019
Firmware-Entwickler für Motorsteuergeräte (Diesel/Benzin)

- Migration von 1,4 Mio. Zeilen Legacy-C-Code von OSEK auf AUTOSAR Classic 4.3
- Reduktion von Runtime-Reserve-Margin um 11% durch Profiling und Inline-Tuning auf TriCore TC1798
- Erstellung von 38 SWE.6-Testsuites in CTC++/Coverage-Tracer mit > 95% Statement-Coverage
- Vertretung der HW-SW-Schnittstelle bei TISAX-Audit ohne Major-Findings

Projekte

Eigenentwicklung: Static-Analysis-Pipeline für ZF Friedrichshafen

- 05/2023 - 01/2024

Aufbau eines Polyspace/CTC++-Workflows für 9 Repositories, MISRA-Verletzungen pro Release von 142 auf 6 reduziert

Zertifikate

ISO 26262 Functional Safety Engineer (ASIL-D)

- 10/2024

ASPICE Provisional Assessor

- 06/2023

IEC 61508 Functional Safety Engineer (SIL3)

- 11/2022

Ausbildung

M.Sc. Elektrotechnik

Technische Universität Dresden

Dresden, Deutschland

10/2010 - 09/2013

Elektrotechnik - Mess- und Automatisierungstechnik

1,5

B.Sc. Elektrotechnik

Technische Universität Dresden

Dresden, Deutschland

10/2006 - 09/2010

Elektrotechnik • GPA: 1,9

Fähigkeiten

C / C++ (Embedded, MISRA),
AUTOSAR Classic,
MATLAB/Simulink + Embedded Coder

,
Vector CANoe / CANalyzer / dSpace

,
Aurix TC3xx / TC4xx,

Vector DaVinci Developer / Configurator

,
ISO 26262 ASIL-D / IEC 61508 SIL3

,
Lauterbach TRACE32

Sprachen

Deutsch, Muttersprache

Englisch, C1

Tschechisch, B1

Vector DaVinci Developer Certified

- 08/2020

VDE Vollmitglied (Bezirksverein Dresden)

- 03/2018

Stärken

Diagnose-Schärfe

Schließe Heisenbugs in Multicore-Setups in 4 Tagen, weil ich konsequent Trace32-Snapshots gegen Simulink-Referenz vergleiche

Spezifikations-Disziplin

Schreibe Requirements als testbare Sprachsequenz und blockiere Implementierung, bis Lastenheft eindeutig ist