

Petra Krahn

VP Engineering Elektrotechnik

✉ petra.krahn@example.de



☎ +49 89 9032 5170

🌐 [linkedin.com/in/petrakrahn](https://www.linkedin.com/in/petrakrahn)

📍 München, Deutschland



Profil

VP Engineering Elektrotechnik (Dipl.-Ing. Elektrotechnik, TU München) mit 22 Jahren Erfahrung in der Hardware- und Embedded-Organisation bei Siemens AG, ZF Friedrichshafen und MTU Aero Engines. Führt aktuell 120 Ingenieure über 3 Standorte und ein F&E-Budget von 64 Mio. €. VDE Prüffingenieurin, Aufsichtsrats-Beraterin VDE-Fachgesellschaft.

Berufserfahrung

Vice President Engineering Elektrotechnik 02/2020 - heute
Siemens AG (Smart Infrastructure) München, Deutschland

VP für Hardware- und Embedded-Entwicklung in Smart-Building- und Power-Distribution-Plattformen

- Führt 120 Ingenieure über Standorte München, Erlangen und Zürich mit 4 Direct-Reports und 12 Lead-Engineers
- Verantwortet F&E-Budget von 64 Mio. € und Plattform-Roadmap für 5 Produktfamilien bis 2030
- ASPICE-CL3-Zertifizierung der Hardware-Domain erstmalig konzernweit erreicht, TÜV Süd 2024
- Reduktion der Hardware-Plattformen von 14 auf 6 über 18 Monate, kumulierte Materialeinsparung 28 Mio. €
- Präsentation auf Hannover Messe 2024 vor 1.200 Teilnehmern zur Smart-Grid-Strategie 2030

Director Hardware Engineering 09/2014 - 01/2020
ZF Friedrichshafen AG Friedrichshafen, Deutschland

Director Hardware-Entwicklung für Antriebs-Domain-Controller

- Führt 64 HW- und Test-Ingenieure über 2 Standorte, 4 Domain-Controller im Markt
- Programm-Verantwortung für ProAI Generation 1 mit BMW, JLR und Stellantis als Launch-Kunden
- Implementierung eines konzernweiten Layout-Tool-Stacks (Cadence Allegro), Lizenzkosten -1,4 Mio. €/Jahr

Hardware-Ingenieurin bis Senior Manager 06/2003 - 08/2014
MTU Aero Engines AG München, Deutschland

Hardware-Karriere von Junior bis Senior Manager im Bereich Triebwerks-Steuerung (FADEC)

- Entwickelte 3 Steuer-Hardware-Generationen für Triebwerks-FADEC mit DO-254 DAL-A Freigabe
- Aufbau und Führung eines 18-köpfigen Hardware-Teams für GP7200 / PW1100G
- Verhandelte Mehrjahres-Allokationen mit Halbleiterherstellern (Microsemi, Aeroflex) für Avionik-Programme

Fähigkeiten

- Engineering Organization
- Design (120+ FTE)
- F&E-Budget-Verantwortung
- (60+ Mio. €)
- Roadmap & Plattform-Strategie
- ASPICE / ISO 26262 / IEC
- 61508
- M&A-Diligence (HW-Targets)
- Lieferanten-Strategie (Tier-1, Tier-2)
- Public Speaking (Hannover Messe, VDE-Kongress)
- Mentoring-Programm-Aufbau

Zertifikate

VDE Prüffingenieurin 10/2024

Aufsichtsrats-Programm (ESMT Berlin Executive Education)

05/2023

ASPICE Provisional Assessor

11/2021

ISO 26262 Functional Safety Engineer (ASIL-D)

06/2017

DO-254 Avionics Hardware (FAA / EASA Trainer)

09/2010

Ausbildung

Dipl.-Ing. Elektrotechnik (Uni)	10/1997 - 09/2003
Technische Universität München (TUM)	München, Deutschland
Elektrotechnik - Mikroelektronik	GPA: 1,3

Projekte

VDE Fachgesellschaft Mikroelektronik Vorstand 01/2022 - heute

Berufenes Vorstandsmitglied der VDE-Fachgesellschaft Mikroelektronik,
Mitautorin von 2 Position Papers zu Halbleiter-Souveränität in Europa

Sprachen

Deutsch	Muttersprache
Englisch	C2
Französisch	B2

Stärken

Ehrliche Roadmap-Kommunikation

Kommuniziere realistische Liefermeilensteine an Vorstand statt Wunsch-Termine, was Vertrauen über Quartale aufbaut

Talent-Pipeline-Bauen

Habe seit 2010 ein duales-Studium-Programm aufgebaut, das pro Jahr 12-15 Hochschul-Absolventen verbindlich übernimmt

Krisen-Stabilität

Führe Engineering-Organisation auch während Halbleiter-Allokationskrisen und Re-Org-Phasen ohne Verlust kritischer Senior-Ingenieure